

Ödev Başlığı: JK Flip-Flop ile Asenkron Yukarı Sayıcı Tasarımı ve Analizi

Teslim Formatı: Proteus Tasarım Dosyası (.pdsprj), proteus devre görselleri ve 2-3 Sayfalık Araştırma/Uygulama Raporu (PDF)

Ödevin Amacı: Bu çalışmanın amacı, sayıcıların temel prensiplerini incelemek ve JK flip-flopları kullanarak ikilik tabanda asenkron bir yukarı sayıcı devresi tasarlamaktır. Aynı zamanda devrenin çalışma mantığının teorik olarak araştırılması ve farklı sayıcı yapılarıyla karşılaştırılması beklenmektedir.

Bölüm 1: Proteus Uygulaması (Pratik Tasarım)

1. Proteus programını kullanarak, **7476** entegrelerini (JK Flip-Flop) kullanarak 4-bitlik (F1, F3, F5, F7 çıkışlarına sahip) ikilik tabanda asenkron bir yukarı sayıcı devresi tasarlayınız.
2. Devrenin girişine (CK) bir darbe üretici bağlayarak frekansı **1 KHz** olarak ayarlayınız.
3. Flip-flopların "Clear" (Silme) girişlerini, sayıcıyı sıfırlayabilecek bir anahtara (SW0) bağlayınız.
4. Devrenin çıkışlarını lojik göstergelere (LED vs.) ve saat işareti ile çıkış dalga şekillerini gözlemleyebilmek için bir Osiloskoba bağlayınız.

Bölüm 2: Araştırma ve Analiz Raporu (2-3 Sayfa) Hazırlayacağınız raporda aşağıdaki soruları detaylıca ve akademik bir dille yanıtlayınız:

1. **Çalışma Prensibi:** Tasarladığınız asenkron yukarı sayıcı devresinde, her bir flip-flopun tetiklenmesi nasıl gerçekleşmektedir? JK flip-flopların bu tasarımdaki işlevi nedir?
2. **Asenkron ve Senkron Karşılaştırması:** Asenkron sayıcılar ile senkron sayıcılar arasındaki temel farklar nelerdir? Çalışma hızları ve tasarım karmaşıklığı açısından karşılaştırınız.
3. **Mod-N Sayıcılar:** Tasarladığınız bu 4-bitlik (16'ya kadar sayan) devreyi, örneğin bir "5'e bölme devresine" (Mod-5 sayıcı) dönüştürmek isteseydik devrede nasıl bir değişiklik yapmamız gerekirdi? Prensibini açıklayınız.
4. **Kritik Soru:** Sayma süreci devam ederken SW0 anahtarı "1" konumuna (Sıfırlama / Clear durumu) getirilirse devrede ne gibi bir fiziksel ve mantıksal durum gözlemlenir? Nedenini açıklayınız.

Değerlendirme Kriterleri:

- Devre Proteus üzerinde eksiksiz ve çalışır durumda olmalı.
- Rapor hazırlarken proteusta hazırladığınız devre görsellerini de eklemeniz gerekmektedir.
- Rapor mühendislik formatına uygun, temiz ve açıklayıcı bir dille yazılmış olmalı.
- İstenen teknik sorular tatmin edici düzeyde, diyagramlarla veya doğruluk tablolarıyla desteklenerek cevaplanmalı.